

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **04142891 A**

(43) Date of publication of application: 15 . 05 . 92

(51) Int. Cl.

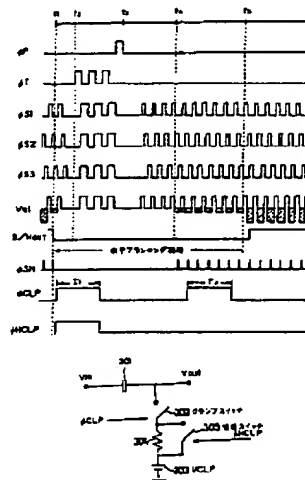
**H04N 5/335**(21) Application number: **02264960**(71) Applicant: **CANON INC**(22) Date of filing: **04 . 10 . 90**(72) Inventor: **SUGA AKIRA****(54) OUTPUT POTENTIAL CLAMP DEVICE FOR SOLID-STATE IMAGE PICKUP ELEMENT****(57) Abstract:**

**PURPOSE:** To suppress production of longitudinal stripe fixed noise and lateral stripe noise by fixing an output potential of a solid-state image pickup element to a reference potential and fixing a mean potential of outputs of plural light shield picture elements to the reference potential succeedingly.

**CONSTITUTION:** A resistor 304 is short-circuited by a short-circuit switch 305 at a first half of a horizontal blanking period, a clamp switch 302 is closed for a period  $\tau_1$  when a clamp time constant is small, the clamping is quickened, and the output potential of the solid-state image pickup element is an output potential of a light shield picture element of an optical black part at the right end of a light receiving section and fixed to a reference potential at a high speed. The short-circuit switch 305 is opened at a latter half of the horizontal blanking period and the clamp switch 302 is closed again for a period  $\tau_2$  when the clamp time constant is large, the clamp circuit does not follow to a fault output of one picture element because the clamp time constant is increased, and a mean potential of several picture elements of the optical black part at

the left end of the light receiving section is fixed to the reference potential. Thus, generation of longitudinal stripe fixed noise and lateral stripe noise is suppressed.

COPYRIGHT: (C)1992,JPO&amp;Japio



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-142891

⑬ Int.Cl.<sup>5</sup>

H 04 N 5/335

識別記号

庁内整理番号

S

8838-5C

⑭ 公開 平成4年(1992)5月15日

審査請求 未請求 請求項の数 1 (全 10 頁)

⑮ 発明の名称 固体撮像素子の出力電位クランプ装置

⑯ 特 願 平2-264960

⑰ 出 願 平2(1990)10月4日

⑱ 発 明 者 菅 章 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

⑲ 出 願 人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号

⑳ 代 理 人 弁理士 丹羽 宏之 外1名

明 細 書

1. 発明の名称

固体撮像素子の出力電位クランプ装置

2. 特許請求の範囲

(1) 水平ブランキング期間の始めに出力される1個以上の遮光画素と水平ブランキング期間の終りに出力される複数個の遮光画素とを有する固体撮像素子と、前記1個以上の遮光画素の出力をホールドした時から前記複数個の遮光画素における最初の画素の信号を出力する時までサンプルホールドパルスの出力を禁止するサンプルホールドパルス出力手段と、前記1個以上の遮光画素の出力がホールドされている期間中に小さい時定数で出力電位クランプを行い、前記複数個の遮光画素の各出力をサンプル・ホールドしている期間中に大きい時定数で出力電位クランプを行う出力電位クランプ手段とを備えたことを特徴とする固体撮像素子の出力電位クランプ装置。

3. 発明の詳細な説明

1

(産業上の利用分野)

本発明は、固体撮像装置における固体撮像素子の出力電位クランプ装置に関するものである。

(従来の技術)

第3図は、固体撮像装置のブロック図である。図において、122は、システム各部に必要なタイミングパルスを供給するクロック回路である。101は、図示しない光学系より導かれた光学像を電気信号に変換する固体撮像素子であり、赤(R)、緑(G)、青(B)の3チャンネル出力が120度の位相差を持って出力される構成となっている。114は、クロック回路122のパルスを固体撮像素子101の駆動電圧に変換するドライブ回路である。102、103、104は固体撮像素子101の出力からクロックノイズを取り除くためのサンプルホールド(S/H)回路である。105、106、107は、サンプルホールド回路102、103、104より得られた信号のうち遮光部(オブチカルブラック部と称する)の信号電位が基準電位になるように電位を

2

固定するクランプ回路である。108は、クランプ回路105、106、107の出力を120度の位相差で切り替えるスイッチング回路で、その出力を輝度信号(Y)として使用する。109は、不用なクロックノイズを除去し輝度信号を帯域制限する輝度ローパスフィルタ(YLPF)、110、111、112は色信号を帯域制限する色ローパスフィルタ(CLPF)である。115、116、117、118は、輝度信号および色信号にガンマ補正を施すガンマ補正回路である。119は、ガンマ補正後の輝度信号およびR、G、B信号から輝度信号および色差信号を作るマトリクス演算回路である。120は、マトリクス演算回路119の出力からNTSC、PAL等の方式に基づくコンポジットビデオ信号を作るエンコーダ回路である。121は加算器でクロック回路122からの同期信号を加算する。

第4図は、第3図の固体撮像装置に用いる固体撮像素子101の構成例を示す。ここではバー

3

ンスファergeートであり、トランスファergeートパルスφTによって駆動される。第5図は、第4図の固体撮像素子を単板でカラー固体撮像素子として用いるためのカラーフィルタの配列図であり、第4図の受光部201の1素子にカラーフィルタの1素子が対応するように張り合わされる。第5図の例ではR、G、Bの縦ストライプフィルタによって構成されている。第6図は第4図の固体撮像素子の駆動タイミングを示しており、時刻t1からt2は垂直ブランキング期間であり、この間に垂直転送パルスφPI、φPS、トランスファergeートパルスφTが同相で高速駆動され、t1までに受光部201に蓄積されていた電荷がすべてメモリ部202に転送される。次に時刻t2からt3の間に、1水平走査期間の水平ブランキング期間に1ライン分の電荷が、メモリ部202からトランスファergeート209a~209cを介して第1の水平転送CCD203にRフィルタに対応した電荷が、第2の水平転送CCD204にGフィルタに対応

5

チャルフェーズ方式の3出力フレームトランスファ型CCDについて示す。ただしこのような固体撮像素子はすでに既知のものであり他の文献(IEEE Trans. Electron Devices, Vol ED-32, August 1985)に詳細に説明されているので、ここでは簡単な説明にとどめる。第4図において、201は、垂直転送CCDを兼ねた受光部で、垂直転送パルスφPIによって駆動される。202は、遮光された垂直転送CCDで、メモリ部と称し、垂直転送パルスφPSによって駆動される。203、204、205は、それぞれ第1、第2、第3の水平転送CCDであり、それぞれ水平転送パルスφS1、φS2、φS3によって駆動される。206、207、208は、それぞれ第1、第2、第3の出力アンプである。209a~209cは、メモリ部202から第3の水平転送CCD205、第3の水平転送CCD205から第2の水平転送CCD204、第2の水平転送CCD204から第1の水平転送CCD203へ電荷を転送する際に介在するトラ

4

した電荷が、第3の水平転送CCD205にBフィルタに対応した電荷が振り分けられるように転送され、振り分けが終了すると、R、G、Bに対応した電荷が、それぞれ第1、第2、第3の水平転送CCD203、204、205により水平に高速転送され、出力アンプ206、207、208で電圧に変換され出力される。

第7図は、従来例で用いる固体撮像素子101の受光部201に設けるオプティカルブラック部の説明図で、垂直走査期間の走査に先立つ垂直ブランキング期間に数ライン、水平走査期間に先立つ水平ブランキング期間に数個の遮光された画素の出力が得られるようにオプティカルブラック部と称する遮光部を設ける。第8図は、従来例における固体撮像素子101の水平走査期間の駆動タイミング及びクランプパルスのタイミングを示したもので、時刻t1で1ライン分の電荷が出力されてから水平ブランキング期間となる。水平ブランキング期間t1からt5の間に重要な動作が行われることを説明する。t2からトランスファerge

6

トパルス $\phi T$ と水平転送パルス $\phi S1$ が逆位相で3パルス駆動される。水平転送パルス $\phi S2$ 、 $\phi S3$ も水平転送パルス $\phi S1$ と同相で駆動される。この動作によってメモリ部202の最終段の1ライン分の電荷が水平転送CCD203、204、205に振り分けられる。この振り分け動作終了後、垂直転送パルス $\phi PS$ が1パルス駆動され、次のラインの電荷がメモリ部202の最終段に転送される。次に振り分けられた電荷の水平転送が行われる。水平転送開始後数クロックは空転送であり受光部201の電荷は何も出力されない。これは通常水平転送CCDは、出力アンプ206~208まで電荷を導くため、受光部201の水平画素数よりも転送段数が多く設けられているためである。次に $t4$ から $t5$ までの間に前述したオブチカルブラック部の電荷が出力される。以上の $t1$ から $t5$ までの動作を水平ブランキング期間内に行わなければならない。第1の出力アンプ206の出力は $V_{o1}$ のようになる。照射光量に比例した出力が負方向に

7

電位 $V_{CLP}$ に固定される。第10図は、従来例において、クランプパルス $\phi CLP$ の幅を変えたときの第9図に示すクランプ回路の入力 $V_{in}$ と出力 $V_{out}$ の波形を示した図である。第10図(a)はクランプ回路の入力 $V_{in}$ 、(b)はクランプパルス $\phi CLP$ の幅が同図(c)のように狭い場合の出力 $V_{out}$ を示している。(d)はクランプパルス $\phi CLP$ が同図(e)のように幅が広い場合の出力波形 $V_{out}$ を示している。クランプパルス幅が(c)のように狭い場合、入力信号振幅が一定の場合は、オブチカルブラック部の出力電位を安定に基準電位 $V_{CLP}$ に固定することができるが、入力信号振幅が急激に大きくなると、キャパシタ301への充放電の時定数は一定なので、幅の狭いクランプパルスではオブチカルブラック部の出力電位を基準電位 $V_{CLP}$ にするまでに時間がかかる。クランプパルスが第10図(e)のように広い場合は同図(d)のように早く基準電位 $V_{CLP}$ におちつく。クランプパルスの幅が一定の場合、クランプスイッチ

9

出力される。 $t4$ から $t5$ は暗電荷の出力を示している。 $\phi SH$ はサンプルホールド回路102に与えるパルスであり、固体撮像素子101の出力に対応した位相でサンプルホールドすることで $S/H\ out$ のような出力を得る。 $S/H\ out$ はサンプルホールド回路102に内蔵された反転アンプで極性が反転されている。 $\phi CLP$ はクランプ回路105に与えられるクランプパルスで、オブチカルブラック部に対応した幅のパルスとなっている。第9図は従来例で用いるクランプ回路の回路例である。301はキャパシタ、302はクランプスイッチ、303は基準電圧源である。クランプスイッチ302は、クランプパルス $\phi CLP$ によってオン、オフされる。クランプパルス $\phi CLP$ がハイレベルでオンされる。通常の動作としては、クランプパルス $\phi CLP$ がオブチカルブラック部の画素出力がされている期間の内の所定期間オンされることで、キャパシタ301が充放電され、オブチカルブラック部の出力電位が基準電圧源303の基準

8

302のオン抵抗が低く、基準電圧源303の内部抵抗が小さいほど時定数が小さくなり早く基準電位 $V_{CLP}$ におちつく。クランプの時定数を小さく設定することをハードクランプするという。

(発明が解決しようとする課題)

クランプパルス幅を広くとるためにはオブチカルブラック部の画素数を多くしなければならない。しかしながらオブチカルブラック部の画素数を多くすることは、第1に固体撮像素子の画素数が多くなることを意味し、歩留りの低下が生じる。第2にオブチカルブラック部の信号は、水平ブランキング期間に全て出力しなければならないため、多線読みだし構造の固体撮像素子では、第8図の $t2 \sim t3$ 間に加えられるべき振り分けパルス、および垂直転送パルスに割り当てられる時間が短くなってしまふ。このことは多線読みだしを行う固体撮像素子では、縦横固定ノイズの原因になってしまふ。逆にハードクランプを行うと第11図に示すような欠点が生じる。すなわち画

10

素欠陥による異常出力がオブチカルブラック部にあった場合、その異常出力にクランプ回路が追従してしまうため、出力電位が所定の基準電位からずれてしまうことにより横縞ノイズが発生しやすくなる。

本発明は、このような問題を解決するためなされたもので、前述の理由による歩留りの低下、縦縞固定ノイズ、横縞ノイズの発生が抑制できる、固体撮像素子の出力電位クランプ装置を提供することを目的とするものである。

(課題を解決するための手段)

前記目的を達成するため、本発明では固体撮像素子の出力電位クランプ装置をつぎの(1)のとおりに構成するものである。

(1) 水平ブランキング期間の始めに出力される1個以上の遮光画素と水平ブランキング期間の終りに出力される複数の遮光画素とを有する固体撮像素子と、前記1個以上の遮光画素の出力をホールドした時から前記複数の遮光画素における最初の画素の信号を出力する時までサンプル

1 1

示す図である。第12図は同実施例のクランプ回路の回路図であり、第13図は同実施例の動作を説明する図である。

第12図において、304はクランプの時定数を大きくするために基準電圧源303に直列に設けた抵抗である。305は、抵抗304を短絡する短絡スイッチであり、短絡スイッチ305駆動パルス $\phi$ HCLPによってオン、オフする。パルス $\phi$ HCLPをハイレベルにすると短絡スイッチ305が抵抗304を短絡してクランプ時定数が小さくなる。パルス $\phi$ HCLPをローレベルにすると短絡スイッチ305が抵抗304を開放してクランプ時定数が大きくなる。本実施例では、第2図に示すように、水平ブランキング期間の始めにもオブチカルブラック部の出力が最低1画素分各チャンネル出力に得られるよう、受光部201の右端にも数画素のオブチカルブラック部を設けた固体撮像素子101を用いる。

以下第1図により本実施例の動作を説明する。受光部201の右端に設けられたオブチカルブ

1 3

ホールドパルスの出力を禁止するサンプルホールドパルス出力手段と、前記1個以上の遮光画素の出力がホールドされている期間中に小さい時定数で出力電位クランプを行い、前記複数の遮光画素の各出力をサンプル・ホールドしている期間中に大きい時定数で出力電位クランプを行う出力電位クランプ手段とを備えた固体撮像素子の出力電位クランプ装置。

(作用)

前記(1)の構成により、固体撮像素子の出力電位を、先ず小さい時定数によるクランプで急速に基準電位に固定し、続く大きい時定数によるクランプで複数の遮光画素における出力の平均レベルで基準電位に固定する。

(実施例)

以下本発明を実施例により詳しく説明する。

第1図は、本発明の一実施例である“固体撮像素子の出力電位クランプ装置”の動作を示すタイミングチャートであり、第2図は同実施例で用いる固体撮像素子のオブチカルブラック部の位置を

1 2

ラック部の画素の出力は、水平ブランキング期間の始め時刻 $t_1$ に出力される。この画素の出力をホールドした時点でクロック回路122(サンプルホールドパルス出力手段)からのサンプルホールドパルス $\phi$ SHを禁止する。次に時刻 $t_4$ から受光部201の左端に設けたオブチカルブラック部の画素の出力が開始された時点で、再びサンプルホールド $\phi$ SHのクロッキングを開始する。この動作によって水平ブランキング期間中常にオブチカルブラック部の信号がクランプ回路105、106、107に入力される。

そして、水平ブランキング期間前半の、受光部201の右端に設けたオブチカルブラック部の1個以上の遮光画素の出力がホールドされている期間中に、クロック回路122(出力電位クランプ手段)から供給されるクランプパルス(クランプスイッチ302駆動パルス) $\phi$ CCLP及び短絡スイッチ305駆動パルス $\phi$ HCLPが、 $t_2$ 期間ハイレベルとなり、水平ブランキング期間後半の、受光部201の左端に設けたオブチ

1 4

カルブラック部の複数個の遮光素子の出力が画素毎にサンプル・ホールドされている期間中に、クランプパルスφCLPが $\tau$ 期間ハイレベルとなるように、クロック回路122が動作する。

これにより、水平ブランキング期間前半において、抵抗304が短絡スイッチ305で短絡されてクランプ時定数が小さい状態で、 $\tau$ 期間クランプスイッチ302が閉じ、クランプ動作が高速となり、出力信号振幅の急激な変化の際にも、一応固体撮像素子101の出力電位は、受光部201の右端の、オブチカルブラック部の遮光素子の出力レベルで高速に基準電位に固定される。水平ブランキング期間後半において、短絡スイッチ305が開いていてクランプ時定数が大きい状態で、再び $\tau$ 期間クランプスイッチ302が閉じるが、クランプ時定数が大きくなるためクランプ回路が1画素の異常出力には追従せず、受光部201の左端の、オブチカルブラック部の数画素の平均的なレベルを基準電位に固定するように働

15

カルブラック部の画素数をほとんど増やすことがないので固体撮像素子の歩留りを低下させることなく、信号振幅の急激な変化に対してクランプ動作が高速に追従可能となり、しかも多線読みだしの固体撮像素子の動作に必要な時間を削ることがないので縦横固定ノイズなどの発生を防ぐことができる。またオブチカルブラック部に画素欠陥による異常出力があっても複数個の遮光素子の出力の平均的なレベルを基準電位に固定するように働くため、横縞ノイズの発生が抑制される。

#### 4. 図面の簡単な説明

第1図は本発明の一実施例の動作を説明する図、第2図は同実施例で用いる固体撮像素子のオブチカルブラック部の位置を示す図、第3図は固体撮像装置のブロック図、第4図は第3図の固体撮像装置に用いる固体撮像素子の構成図、第5図はカラーフィルタの配列図、第6図は第4図の固体撮像素子の駆動タイミングを示す図、第7図は従来例で用いる固体撮像素子のオブチカルブラック部の位置を示す図、第8図は従来

くため横縞の発生が抑制される。

第13図はその動作を説明する図である。同図(a)は異常出力を含んだ入力信号、同図(b)は短絡スイッチを開かず常にハードクランプを行った場合の出力、(d)が本実施例のクランプ動作を実施した場合の出力である。

なお、クランプの時定数を大きくする素子として抵抗のみならず、インダクタンスもしくはインダクタンスと抵抗の組み合わせでもよい。そのようなすればクランプの時定数に周波数依存性をもたせ、特定の周波数の異常出力への追従性を低くすることができる。

また、オブチカルブラック部は、全て受光部の右端の設けて水平転送パルスのタイミングを間欠的にすることで第2図の固体撮像素子を用いたのと同様の出力を得ることもでき、このようにしても本発明が実施できることは言うまでもない。

#### (発明の効果)

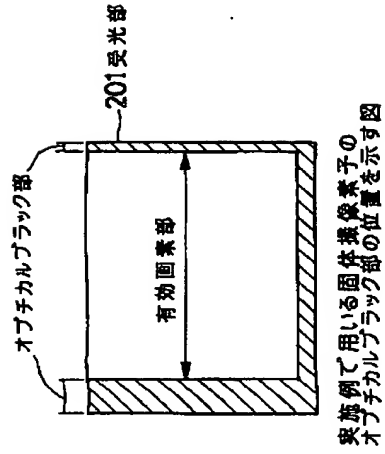
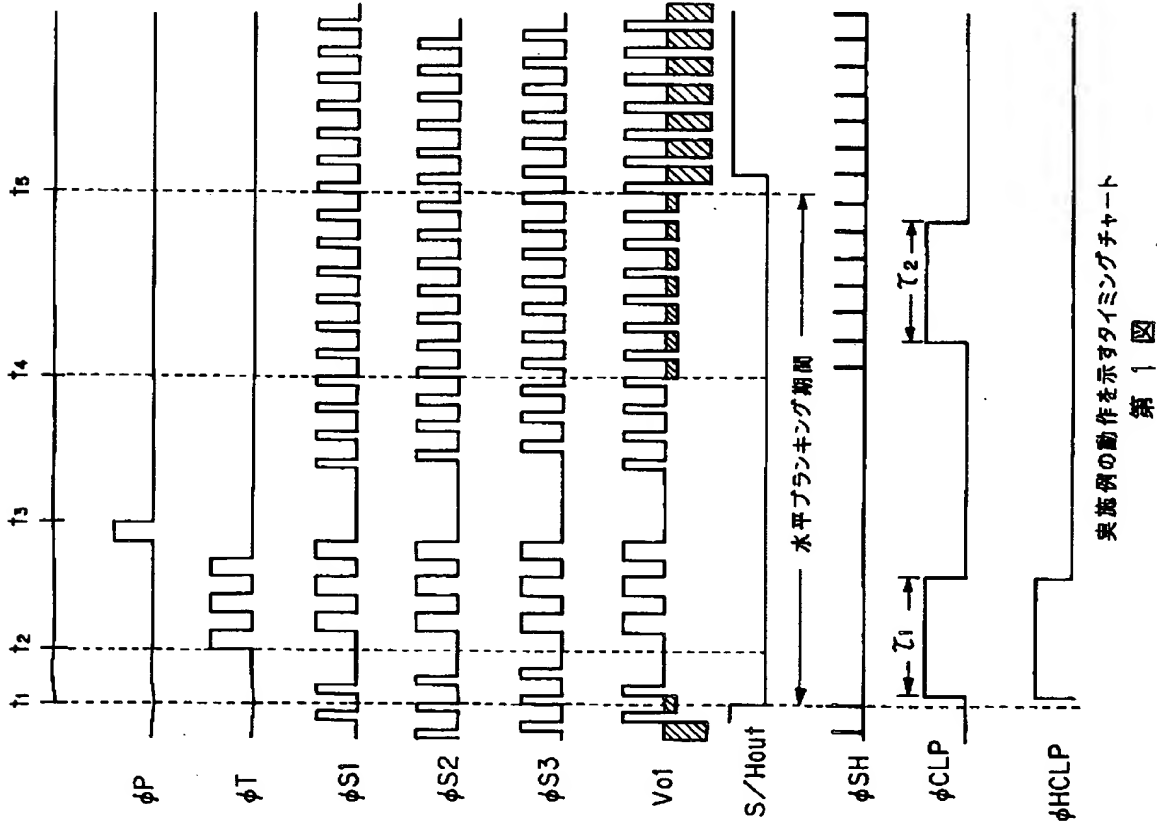
以上説明したように、本発明によれば、オブチ

16

例の動作を示すタイミングチャート、第9図は従来例のクランプ回路の回路図、第10図は従来例のクランプ回路の入出力波形図、第11図はハードクランプの問題点を説明する図、第12図は前記実施例のクランプ回路の回路図、第13図は同実施例の動作を説明する図である。

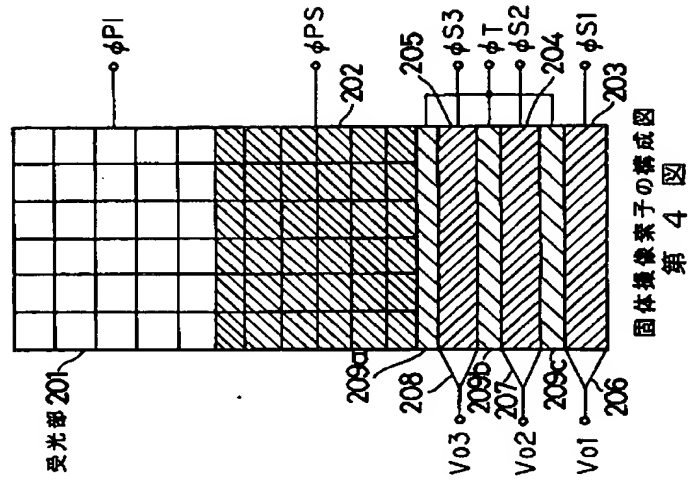
- 101 ……固体撮像素子
- 122 ……クロック回路
- 302 ……クランプスイッチ
- 303 ……基準電位
- 304 ……抵抗
- 305 ……短絡スイッチ

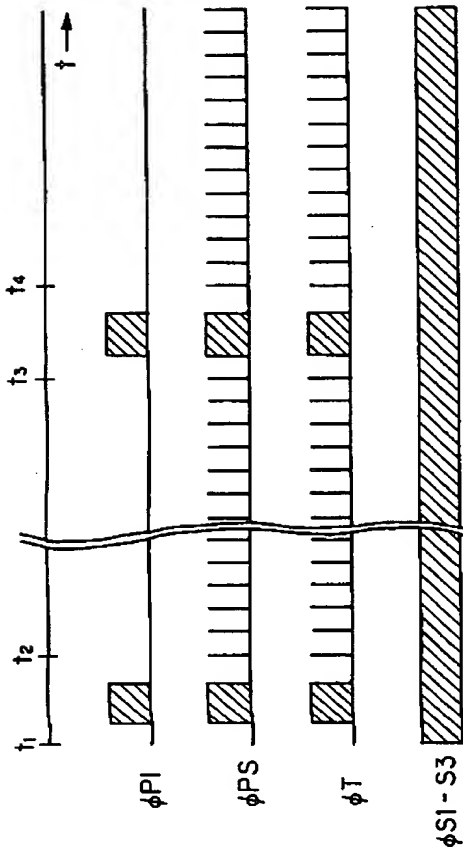
出願人 キヤノン株式会社



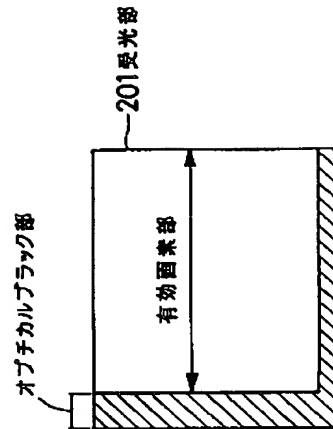
R	G	B	R	G	B
R	G	B	R	G	B
R	G	B	R	G	B
R	G	B	R	G	B
R	G	B	R	G	B

カラーフィルタの配列図 第 5 図

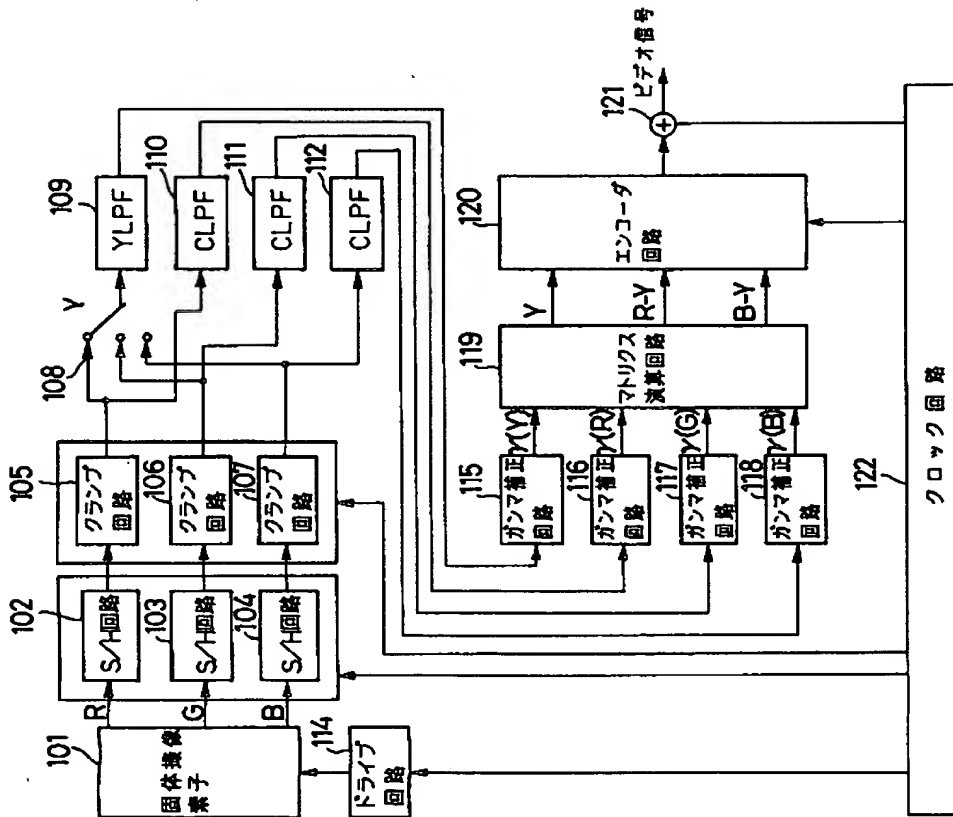




第4図の固体撮像素子の駆動タイミングを示す図  
第 6 図

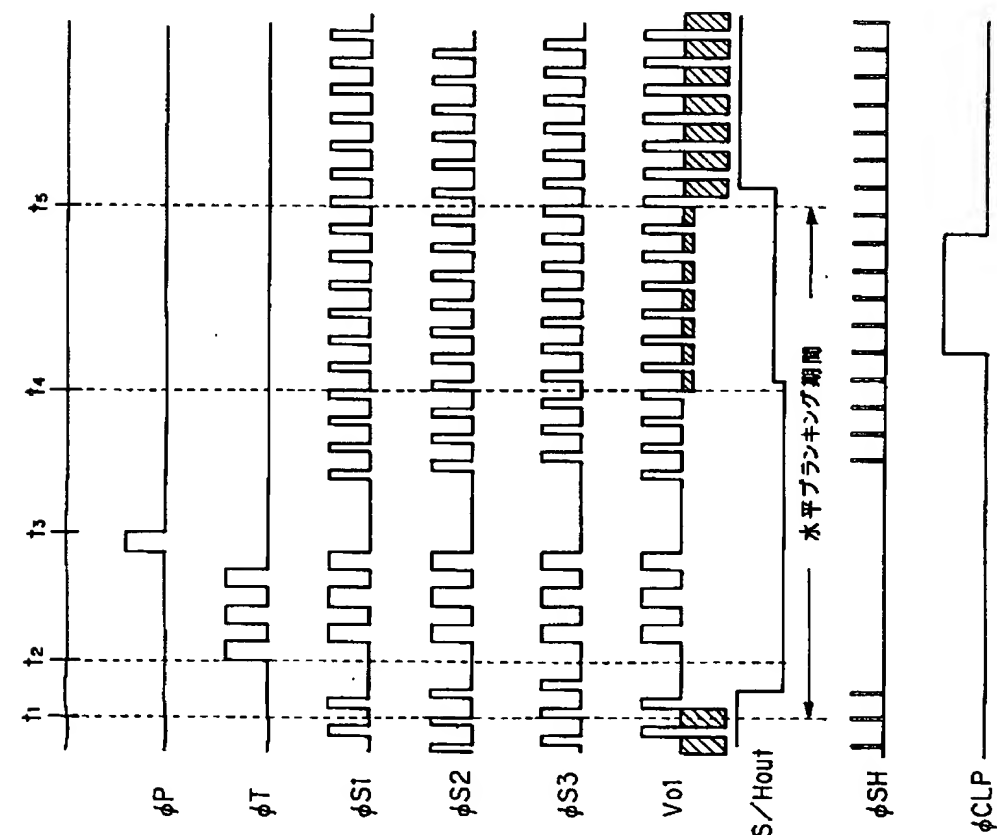


従来例で用いる固体撮像素子の  
オプティカルブラック部を示す図  
第 7 図

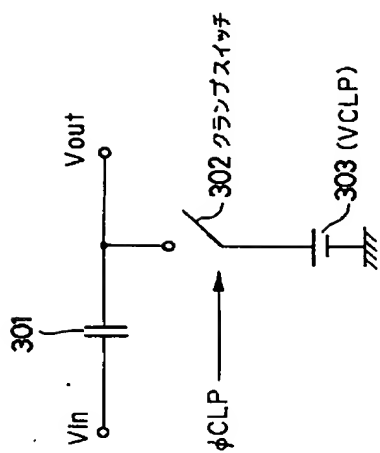


固体撮像装置のブロック図  
第 3 図

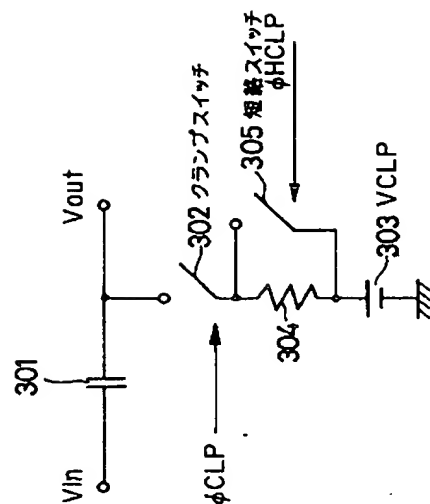




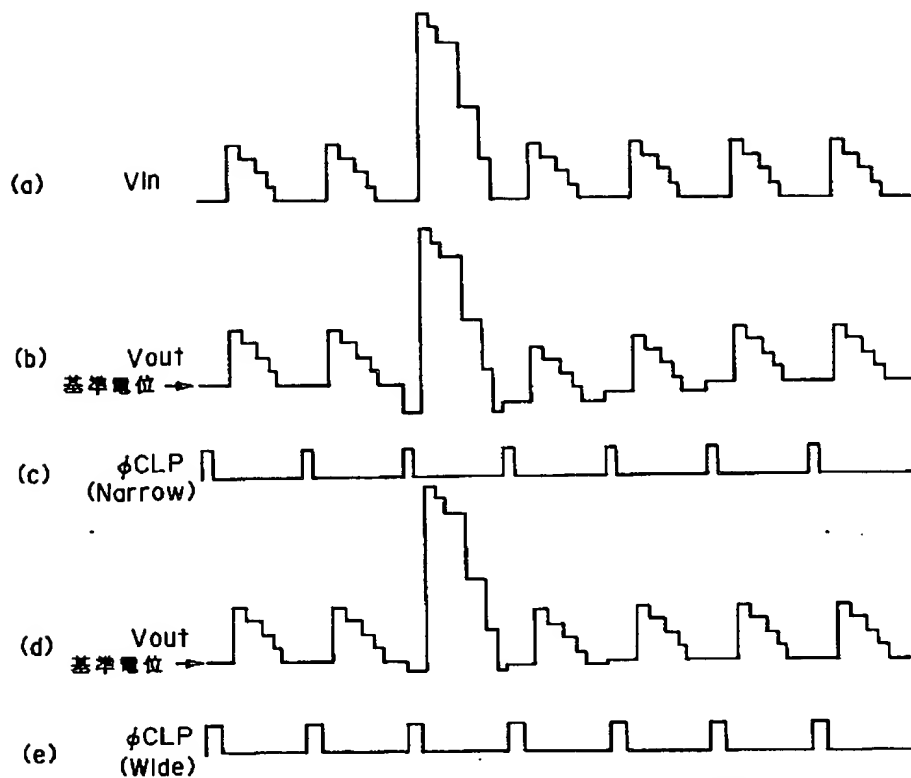
従来例の動作を示すタイミングチャート  
第 8 図



従来例で用いるクランプ回路の回路図  
第 9 図

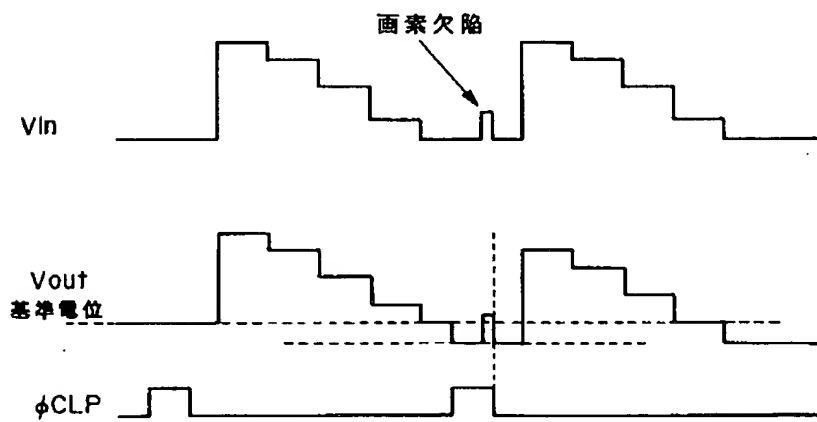


実施例のクランプ回路の回路図  
第 12 図



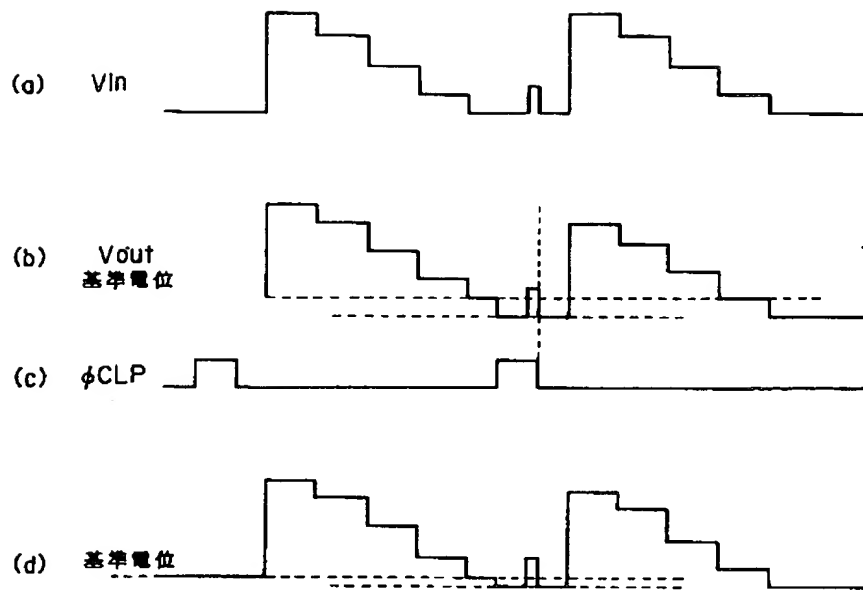
従来例のクランプ回路の入・出力波形図

第 10 図



ハードクランプの問題点を説明する図

第 11 図



実施例の動作を説明する図

第 13 図